

⑫ 実用新案公報(Y2)

平3-21069

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公告 平成3年(1991)5月8日

H 03 H 9/205

8221-5 J

(全5頁)

⑮ 考案の名称 圧電セラミック発振子

⑯ 実 願 昭58-63300

⑰ 公 開 昭59-169125

⑱ 出 願 昭58(1983)4月25日

⑲ 昭59(1984)11月12日

⑳ 考 案 者 中 谷 宏 京都府長岡京市天神二丁目26番10号 株式会社村田製作所
内

㉑ 出 願 人 株式会社村田製作所 京都府長岡京市天神2丁目26番10号

㉒ 代 理 人 弁理士 和 田 昭

審 査 官 鈴 木 匡 明

㉓ 参 考 文 献 実開 昭55-64135 (JP, U) 特公 昭43-25610 (JP, B1)

実開昭55-64135の明細書及び図面の内容を撮影したマイクロフィルム(昭和55年5月1日 特許庁発行)(JP, U)

1

㉔ 実用新案登録請求の範囲

厚み方向に分極された2枚の圧電セラミック基板を共通アース電極を挟んで分極方向が同方向となるように積層して圧電基板積層体を形成し、この圧電基板積層体の両主面のほぼ全面に対向するように第1の振動電極及び第2の振動電極を設けたコルピッツ型発振回路用圧電セラミック発振子において、上記圧電セラミック発振子の上記第1及び第2の振動電極で広がり、長さ又は幅振動モードを励振させ、上記共通アース電極と上記第1の振動電極で第1の容量部、上記共通アース電極と上記第2の振動電極で第2の容量部を構成することを特徴とする圧電セラミック発振子。

考案の詳細な説明

この考案は圧電セラミック発振子に関するものである。

各種電子機器の内蔵クロック発生回路として多用されている発振器は、第1図に示すように、利得が1よりも大きい増幅器Aと帰還回路Fとからなり、該帰還回路Fを通じて上記増幅器Aの出力の一部を入力側に正帰還することによって増幅器Aの出力端子1から発振出力を得る構成になっている。

従来、上記帰還回路Fに圧電発振素子を使用し

2

た圧電発振器としては、例えば第1図に示すように、2端子型圧電共振子Xを圧電発振素子として使用し、その電極2とアースとの間にコンデンサC₁を、また電極3とアースとの間にコンデンサC₂を夫々接続することによって帰還回路Fを構成し、2端子型圧電共振子Xがその共振周波数f_rと反共振周波数f_aの間の周波数帯で誘導性を呈し、上記帰還回路Fの等価回路が第2図に示すように、帰還回路Fの入力端子4と出力端子5との間に2端子型圧電共振子Xの発振周波数における抵抗分R_eとリクタンس分Lが直列に接続されると共に、上記入力端子4とアースとの間および出力端子5とアースとの間にコンデンサC₂(=C₂+増幅器Aの出力容量)およびコンデンサC₁(C₁+増幅器Aの入力容量)が各々接続された回路構成となることを利用して、一種のコルピッツ型発振回路を構成するようにしたものが知られている。

しかしながら、上記のように2端子型圧電共振子Xを圧電素子として使用した場合、該2端子型圧電共振子Xのほかに2個のコンデンサC₁およびC₂が必ず必要となり、帰還回路Fの部品点数が増加すると共に、コンデンサC₁、C₂を外付けするタイプになるので、全体が大型化して組込みに不便であり製作コストも高くつくという欠点がある。

ある。

ところで、圧電発振器の圧電発振子として水晶共振子を用いた場合、発振周波数-温度特性がかなり優れているが、このような水晶共振子でもさらに向上させるには、コンデンサ C_1 や C_2 として適当な静電容量-温度特性をもつものを用いて、いわゆる温度補償を行なう必要があり、調整コストが増加するという問題がある。

一方、圧電セラミック共振子は安価であるが、温度特性が悪いため、いままでは発振子としては殆んど用いられていなかった。

ところが、近年温度特性が優れた圧電セラミック共振子が開発されてきており、そこで水晶共振子に代えてこの圧電セラミック共振子を発振回路に用いることが考えられた。

しかし、圧電セラミック共振子の温度特性が向上したとしても、コンデンサ C_1 、 C_2 が外付けされる構造であれば、圧電セラミック共振子を発振回路として実用化できるようにするためには、圧電セラミック共振子とコンデンサの温度特性を勘案して発振周波数の変動が最小となるような対策を講じなければならないという問題がある。

このような問題を解消するためには、コンデンサ C_1 や C_2 を圧電セラミック共振子と同一材料で作成してやればよく、発振周波数が従来の外付式コンデンサを用いた場合に比し容易に安定になる。

この事実にもとづき、コンデンサと圧電セラミック共振子を同一材料で作成した圧電セラミック共振子はすでに提案されており、圧電セラミック基板の一方の面に共通電極を形成すると共に、基板の他方の面に、共通電極と対向する2つの分割電極を形成し、一方分割電極と共通電極によつて挟まれた部分の分極の向きと他方分割電極と共通電極によつて挟まれた部分の分極の向きが互いに逆向きとなるように前記基板を分極させた3端子型圧電共振子によつて、2端子型圧電共振子とコンデンサとからなる帰還回路と等価な帰還回路を構成するようにしたものである。

ところで、一枚の圧電セラミック基板に対して逆方向の分極部分を形成するには、圧電セラミック基板に先ず一様の分極を施した後、必要な電極間に直接高圧電界を印加して、一様の上記方向とは逆の方向に分極させねばならないので、分極

のための加工に手数を要し、コストアップになるという欠点がある。

この考案は上記のような欠点を解消するためになされたものであり、コンデンサ等の外付部品を取付ける必要がなく、温度補償も不要であり、しかも分極に要する加工コストの低減をはかることができる圧電セラミック発振子を提供することを目的とする。

この考案は、厚み方向に分極された2枚の圧電セラミック基板を共通アース電極を挟んで分極方向が同方向となるように積層して圧電基板積層体を形成し、この圧電基板積層体の両主面のほぼ全面に対向するように第1の振動電極及び第2の振動電極を設けたコルピッツ型発振回路用圧電セラミック発振子において、上記圧電セラミック発振子の上記第1及び第2の振動電極で広がり、長さ又は幅振動モードを励振させ、上記共通アース電極と上記第1の振動電極で第1の容量部、上記共通アース電極と上記第2の振動電極で第2の容量部を構成することを特徴とする圧電セラミック発振子である。

以下、この考案の実施例を添付図面の第3図乃至第7図に基づいて説明する。

第3図に示すように、3端子型圧電セラミック発振子 X' は、分極B方向が一様な二枚の圧電セラミック基板11と12を、分極B方向を同一にした状態で対応面間にグランド電極13を挟んで重ね合わせ、一方圧電セラミック基板11の外面上に出力電極14と他方圧電セラミック基板12の外面上に出力電極15を設けて形成し、例えば長さ、幅、広がり振動モードのうち一つを用いるようにしたものである。

第4図、第5図は上記圧電セラミック発振子 X' におけるグランド電極13の具体的な引出しの例を示し、何れも入力電極14の側縁における中間部に切欠部分16を設け、グランド電極13の引出電極17を一方基板11の端縁から切欠部16内に引出すようにしたものである。

第4図は圧電セラミック基板11、12が正方形の広がり振動モードを利用する例、第5図は同じく長方形に形成され、長さまたは幅振動モードを利用した場合を示しており、グランド電極13の引出電極17は何れの場合も、振幅の最も小さい基板の中央位置に設けられているので、発振周

波数に何ら支障を与えることはない。

なお、圧電セラミック基板 11, 12 は図示のような角形に限らず、円板を用いて径方向振動モードを利用するようにしてもよい。

3 端子型圧電セラミック発振子 X' を上記のような構成とすれば、第 6 図に示すような等価回路を得ることができる。

第 6 図において、グランド電極端子 13 a と入力電極端子 14 a との間に接続されたコンデンサ Cab はグランド電極 13 と入力電極 14 との間の静電容量、グランド電極端子 13 a と出力電極端子 15 a との間に接続されたコンデンサ Cac はグランド電極 13 と出力電極 15 との間の静電容量、入力電極端子 14 a と出力電極端子 15 a との間に接続されたコンデンサ Cbc は入力電極 14 と出力電極 15 との間の静電容量である。

一方、 R_0 , L_0 および C_0 は、上記出力電極端子 15 a とグランド電極端子 13 a を短絡して入力電極端子 14 a とグランド電極端子 13 a を両端子とする 2 端子型圧電セラミック共振子とみなした場合の電氣的等価定数で、 R_0 は等価抵抗、 L_0 は等価質量、 C_0 は等価コンプライアンスであり、これら等価抵抗 R_0 、等価質量 L_0 および等価コンプライアンス C_0 は、入力電極端子 14 a と変成比が n の理想変成器 T の巻線 L_1 との間に直列に接続されている。

上記理想変成器 T は圧電セラミック基板 11, 12 の電気-機械系のエネルギー変換を表わすものであつて、上記巻線 L_1 の他端はグランド電極端子 13 a に接続される一方、いま一つの巻線 L_2 が出力電極端子 15 a とグランド電極端子 13 a との間に接続されている。

上記理想変成器 T の変成比 n は両圧電セラミック基板 11 と 12 の厚みによつて左右され、厚みを揃えたと変成比は 1 : 1 となるが、厚みの 2 倍波がスプリアスとして励振しやすくなるので、両基板 11, 12 の厚みを変えることにより、厚みスプリアスを抑圧することができる。

第 6 図の等価回路から明らかなように、等価抵抗 R_0 、等価質量 L_0 、等価コンプライアンス C_0 および静電容量 Cbc からなる回路は、第 1 図の 2 端子型圧電共振子 X の等価回路と同一となるため、3 端子型圧電共振子 X' が第 3 図と等価となる周波数が存在することになる。

この場合、 Cab は C_1 に、 Cac は C_2 にそれぞれ対応させることができ、第 2 図に示す帰還回路 F の外付コンデンサ C_1 および C_2 は、静電容量 Cab および Cac で置換することができ、従つて第 3 図のように圧電セラミック基板 11, 12 を積層した 3 端子型圧電共振子 X' を圧電発振素子として使用すれば、上記コンデンサ C_1 および C_2 を省略できることがわかる。

上記 3 端子型圧電共振子 X' を圧電発振素子として使用するには、第 7 図に示すように入出力電極端子 14 a および 15 a を増幅器 A の入力側および出力側に接続する一方、グランド電極端子 13 a を接地すればよく、このようにすれば上記静電容量 Cab および Cac が各 3 端子型圧電共振子 X' においてバラツキが規定の範囲に入っている限り、各圧電発振器の発振周波数のバラツキの範囲も所定の範囲に納まり、発振周波数の調整作業を省略することができる。

なお、圧電セラミック基板 11 と 12 の分極方向は、第 3 図とは逆方向になるようにしてもよいと共に、第 7 図において入力電極端子 14 a および出力電極端子 15 a とは逆に増幅器 A の出力側および入力側に夫々接続するようにしてもよい。

以上のように、この考案によると、分極方向が一樣な二つの圧電セラミック基板を対応面間に共通アース電極を挟んで重ね合わせ、一方基板の外面に入力電極と他方基板の外面に出力電極を各々設けるようにしたので、圧電セラミック基板を用い、従来のように外付けのコンデンサ等を使用せずに、一個の 3 端子型圧電共振子によつて圧電発振子を構成することができ、外付けコンデンサの温度特性とのバラツキによる発振周波数のバラツキ発生がなく、従つて発振周波数の調整工程を省略することができ、全体の小型化が可能になる。

また、分極方向が一樣な二枚の圧電セラミック基板を積層するだけでよいので、分極工程が簡略化でき、製作コストを削減することができる。

図面の簡単な説明

第 1 図は従来例の圧電発振器の回路図、第 2 図は同上における圧電発振器の帰還回路の等価回路図、第 3 図はこの考案に係る圧電セラミック発振子の縦断面図、第 4 図と第 5 図は発振子の異なる振動モードの例を示す斜視図、第 6 図は第 3 図の圧電セラミック発振子の等価回路図、第 7 図は

7

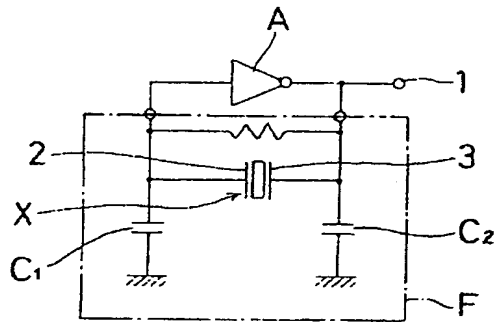
8

同上の回路図である。

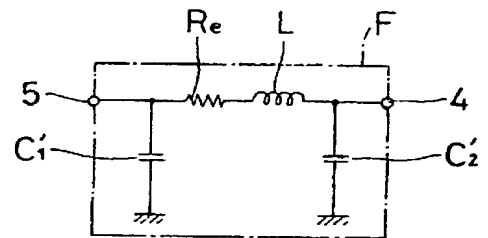
11, 12……圧電セラミック基板、13……
グランド電極、13a……グランド電極端子、1

4……入力電極、14a……入力電極端子、15
……出力電極、15a……出力電極端子。

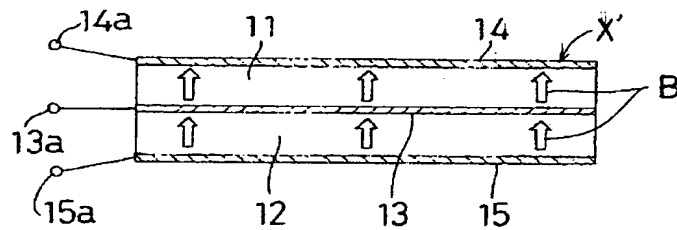
第1図



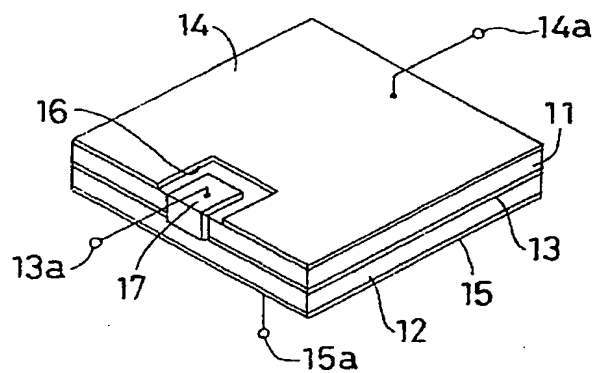
第2図



第3図



第4図



第7図

